

PAT-NO: JP362092365A
DOCUMENT-IDENTIFIER: JP 62092365 A
TITLE: SEMICONDUCTOR DEVICE AND MANUFACTURE
THEREOF
PUBN-DATE: April 27, 1987

INVENTOR-INFORMATION:
NAME
TARUI, YASUO
AZUMA, AKIO

ASSIGNEE-INFORMATION:
NAME FUJI PHOTO FILM CO LTD COUNTRY
N/A

APPL-NO: JP60231334
APPL-DATE: October 18, 1985

INT-CL (IPC): H01L027/14, H04N005/335
US-CL-CURRENT: 257/523, 257/E27.142 , 438/400 , 438/FOR.221

ABSTRACT:

PURPOSE: To prevent the deterioration and color mixture of resolution by isolating semiconductor elements from one another by an insulating isolation layer in which the resistance of one part of an amorphous silicon layer is increased by implanted ions.

CONSTITUTION: A photodiode 2 consisting of a p-type amorphous silicon p-layer 20 and an i-type amorphous silicon i-layer 22 laminated onto a MOS scanning circuit substrate 1 stores photo-charges

corresponding to incident beams, thus constituting one-dimensional or two-dimensional photosensitive cell array. Base electrodes 24 are arranged at intervals between the i-layer 22 and the substrate 1. The base electrodes 24 are electrodes of every photosensitive cell for the diode 2. A transparent electrode layer 26 is laminated onto the upper surface of the p-layer 20, and shielding layers 28 for shielding light are laminated mutually at intervals on the upper surface of the layer 26. Insulating isolation layers 200 for insulating and isolating picture elements are formed to the p-layer 20 and the i-layer 22. The insulating isolation layers 200 are shaped by implanting the ions of atoms of oxygen or nitrogen or the like to the p-layer 20 and the i-layer 22 and annealing.

COPYRIGHT: (C)1987, JPO&Japio

⑫ 公開特許公報(A)

昭62-92365

⑤ Int. Cl.⁴

識別記号

庁内整理番号

⑬ 公開 昭和62年(1987)4月27日

H 01 L 27/14
H 04 N 5/3357525-5F
8420-5C

審査請求 未請求 発明の数 2 (全7頁)

⑭ 発明の名称 半導体装置およびその製造方法

⑮ 特 願 昭60-231334

⑯ 出 願 昭60(1985)10月18日

⑰ 発 明 者 垂 井 康 夫 小金井市中町2-24-16 東京農工大学工学部電子工学科
内⑰ 発 明 者 東 昭 男 神奈川県足柄上郡開成町宮台798番地 富士写真フィルム
株式会社内⑱ 出 願 人 富士写真フィルム株式 南足柄市中沼210番地
会社

⑲ 代 理 人 弁理士 香取 孝雄 外1名

明 細 書

1. 発明の名称

半導体装置およびその製造方法

2. 特許請求の範囲

1. 半導体基板の一方の主表面に非晶質シリコン層を含んで形成された半導体装置において、該非晶質シリコン層の一部が注入されたイオンによって高抵抗化された絶縁分離層により半導体素子間の分離を行うことを特徴とする半導体装置。

2. 特許請求の範囲第1項記載の装置において、該装置は、前記非晶質シリコン層を含んで形成されたフォトダイオードからなり、入射光に応じた電荷を発生して蓄積する感光手段と、

該感光手段から該電荷に応じた信号電流を読み出すための信号読み出し手段とを有する感光セルが半導体基板の一方の主表面に形成された固体撮像装置であることを特徴とする半導体装置。

3. 特許請求の範囲第2項記載の装置において、前記フォトダイオードは、不純物をドーピングしていないi型非晶質シリコンにより形成されるi層

と、該i層の上面に形成された透明電極層と、該i層の下面に形成された下地電極とからなるものであることを特徴とする固体撮像装置。

4. 特許請求の範囲第2項記載の装置において、前記フォトダイオードは、不純物をドーピングしたp型非晶質シリコンにより形成されるp層と、不純物をドーピングしていないi型非晶質シリコンにより形成されるi層と、前記p層の上面に形成された透明電極層と、前記i層の下面に形成された下地電極とからなるものであることを特徴とする半導体装置。

5. 特許請求の範囲第4項記載の装置において、前記フォトダイオードは、前記p層またはp層およびi層の画素間の分離をトレンチ型構造の絶縁層により行い、前記i層の画素間の分離を前記絶縁分離層により行うことを特徴とする固体撮像装置。

6. 半導体基板の一方の主表面に非晶質シリコン層を形成する工程と、

該非晶質シリコン層の一部にイオンを注入して

絶縁分離層を形成する工程とを有する半導体装置の製造方法。

7. 特許請求の範囲第6項記載の方法において、該方法は固体撮像装置の製造方法であり、

前記半導体基板の一方の主表面に非晶質シリコン層を形成する工程が、絶縁層により平坦化されたMOS走査回路基板上に金属膜を蒸着して下地電極を形成する工程と、該下地電極および絶縁層上に非晶質シリコン層を形成する工程とからなり、

前記非晶質シリコン層の一部にイオンを注入して絶縁分離層を形成する工程が、該非晶質シリコン層上にフォトレジストを載置し、画素分離すべき部分にイオンを注入する工程と、前記フォトレジストを剥離し、イオン注入した部分を加熱して絶縁分離層とする工程と、前記非晶質シリコン層上に透明電極層を形成する工程と、該透明電極層上にシールド層を形成する工程とからなる半導体装置の製造方法。

3. 発明の詳細な説明

技術分野

3

非晶質シリコン層に拡散あるいは電界の水平成分により移動するから、セルを微細化すると共に解像度が非常に劣化し、カラー用撮像装置の場合には混色を生じる。

このような解像度の劣化、混色を防ぐためトレンチ型構造の絶縁層により非晶質シリコン層の画素間の分離を行うことが考えられるが、微細加工を伴い製造工程数が増加すると共に凹凸を生じ、これを平坦化する必要があり歩留りが低下し、コストが高くなる。

また、Bなどを光導電層にドーピングすることにより非晶質シリコン(α -SiH)層をI型の半導体(真性半導体)とし、高抵抗化すると、蓄積された電荷の移動度および/またはキャリア寿命が低下するので解像度の劣化、混色を防止することができるが、同時に垂直方向の電荷の移動度および/またはキャリア寿命の低下、トラップ密度の増加により感度低下、残像の増加などが生じる欠点がある。

目的

5

本発明は半導体装置およびその製造方法に関する。特に非晶質の半導体を用いた積層型固体撮像装置およびその製造方法に関する。

背景技術

固体撮像装置として、入射光に応じて電荷を発生、蓄積するフォトダイオードを非晶質の半導体により形成したものは、結晶性のものを用いたものと比較して光の吸収係数が大きいことから薄い層での光吸収が可能であり、この点から高解像度の微細画素製作に適している。

さらに非晶質シリコンを単結晶基板上に積層したフォトダイオードを感光手段とする固体撮像装置においては、電荷の転送は基板単結晶部分で行い得ることから、フォトダイオードに使える面積を大きくとることができ、開口率を大きくできる利点があるが、その一方欠点として不純物をドーピングしない真性非晶質シリコン(I型)は、その抵抗率も約 $10^8 \Omega \cdot \text{cm}$ と低いため、非晶質シリコン層の入射光と垂直の方向の抵抗が低くなり、入射光により発生、蓄積された電荷が隣接する他の画素の

4

本発明はこのような従来技術の欠点を解消し、非晶質半導体層を用いた固体撮像装置において、画素間の分離を確実に行い、解像度の劣化、混色を防止するとともに、感度低下、残像増加などを生じない固体撮像装置およびその製造方法を提供することを目的とする。

発明の開示

本発明によれば、半導体基板の一方の主表面に非晶質シリコン層を含んで形成された半導体装置において、非晶質シリコン層の一部が注入されたイオンによって高抵抗化された絶縁分離層により半導体素子間の分離を行うものである。

この半導体装置は、次の方法によって製造される。すなわちこの方法は、半導体基板の一方の主表面に非晶質シリコン層を形成する工程と、非晶質シリコン層の一部にイオンを注入して絶縁分離層を形成する工程とを有するものである。

実施例の説明

次に添付図面を参照して本発明による固体撮像装置およびその製造方法の実施例を詳細に説明す

6

る。

第1図には本発明を適用した固体撮像装置の断面図が示されている。

MOS 走査回路基板1上に積層されたp型非晶質シリコンのp層20およびi型非晶質シリコンのi層22からなるフォトダイオード2は、入射した光に応じた光電荷を蓄積するものであり、1次元または2次元の感光セルアレイを構成している。i層22とMOS 走査回路基板1の間には下地電極24が間隔をおいて配置されており、この下地電極24はp層20およびi層22により構成されるフォトダイオード2の感光セルごとの電極である。p層20の上面には透明電極層26が積層され、透明電極層26の上面には遮光用のシールド層28が互いに間隔をおいて積層されている。

p層20およびi層22には、画素間の絶縁分離のための絶縁分離層200が形成されている。この絶縁分離層200は、イオン注入によるダメージと、注入されたO、Nなどの一部とSiとの化合による

7

電極18によってMOS トランジスタすなわちFETが形成されている。この例ではnチャネルのFETであり、n+領域12がソースとして、またn+領域14がドレインとして機能する。n+領域12にはソース電極120が接続され、ソース電極120は下地電極24に接続されている。またn+領域14には信号読み出し電極140が接続されている。

さらにシリコン基板10のn+領域12、14、ゲート電極18の形成されていない部分にはSiO₂の絶縁層110が形成され、この絶縁層110上にはPSGの絶縁層130が形成されている。この絶縁層130、ソース電極120および信号読み出し電極140上にはPSG、SiO₂またはポリイミドの絶縁層150がその上面を平坦に形成されている。絶縁層150は、フォトダイオード2に発生するリーク電流を抑制するため十分な平坦化が必要である。上記の下地電極24およびi層22は、この絶縁層150上に形成されている。

次に本実施例の固体撮像装置の動作を説明する。

SiO₂、Si₃N₄などによって形成され、後述するように非晶質シリコンからなるp層20およびi層22に酸素(O)または窒素(N)などの原子をイオン注入しアニールして形成される。

p層20は、ホウ素をドーブしたa-SiH、a-GeSiHにより形成される。i層22はノンドーブあるいは微小のホウ素をドーブしたa-SiH、a-GeSiHにより形成される。

透明電極層26は、ITO、In₂O₃、SnO₂などにより形成される。シールド層28は、Al、Al-Si-Cu、Al-Si、Cr、Ti、Mo、Wなどの金属により形成され、各画素ごとの分離のためのものであり、省略してもさしつかえない。

第1図においてMOS 走査回路基板1は、p型シリコン基板10の一方の主表面に2つのn+領域12および14が形成されている。2つのn+領域12と14の間の基板表面にはゲート酸化膜18を介してゲート電極18が配設されている。ゲート電極18は多結晶シリコンが有利に使用される。これら2つのn+領域12および14、ゲート酸化膜18、ならびにゲート

8

光がシールド層28によって分離された各画素部分のフォトダイオード2に入射すると、入射光量に応じて各フォトダイオード2に光電荷が発生する。シフトレジスタ(図示せず)からの読み出し信号が選択されたゲート電極18に印加されると、その選択されたFETが導通し、フォトダイオード2およびソースのn+/pダイオードに蓄積された光電荷に対応した信号電荷が下地電極24、ソース電極120およびFETを通過して信号読み出し電極140に読み出される。

本実施例によれば、p層20およびi層22は絶縁分離層200により画素間が絶縁分離されているから、p層20およびi層22に発生、蓄積された電荷が他の画素のp層20およびi層22に移動することではなく、解像度の劣化、混色が生じない。また、p層20は、ホウ素をドーブした非晶質シリコンのp型半導体、i層22はノンドーブのi型半導体により形成されており、i層22は抵抗率が低く、キャリア移動度が大きく、トラップ密度が小さいので、感度低下、残像の増加などの欠点も生じな

い。

第2図に、本発明を適用した固体撮像装置の他の実施例が、MOS走査回路基板1を省略して示されている。

この実施例においては、i層22および透明電極層28により入射した光に応じた光電荷を蓄積するフォトダイオード2が構成される。他の構成要素は第1図の実施例と同様である。

i層22は、不純物をドーピングしない非晶質のSiH、GeSiHにより形成されるi型半導体である。

この実施例の装置においては、感光セルに光が入射すると、入射光は透明電極層28を通過してi層22に達する。i層22はi型の半導体であり、透明電極層28との境界付近に空乏層が形成されているから、入射光に応じてi層22に光電荷が発生し蓄積される。この光電荷に対応した信号電荷が、第1図の実施例の場合と同様に下地電極24、ソース電極120およびFETを通過して信号読み出し電極140に読み出される。

1 1

のを防ぐことができるから、解像度の劣化、混色がない。

上記のいずれの実施例においても、フォトダイオード2に蓄積された電荷の読み出し手段として、上述のMOS走査回路に換えてCCDを用いてもよい。

次に第1図に示す固体撮像装置の製造方法について説明する。PSG、SiO₂、ポリイミドの絶縁層150により平坦化されたMOS走査回路基板1上にAl、Al-Si-Cu、Cr、Ti、Mo、W等の金属膜を蒸着して下地電極24を形成する。次に下地電極24、絶縁層150の上にグロー放電分解法によるプラズマCVD法またはスパッタ法によりi層22を形成する。

グロー放電分解法による場合には、SiH₄、GeH₄ガスをAC放電または高周波放電により分解し、分解したガス雰囲気によりMOS走査回路基板1上に気相成長させてi層22を形成する。この場合に例えば平行平板容置結合型のグロー放電分解装置を用い、圧力0.1～1.0 Torr、単位電極面積当りの

この実施例の場合にもi層22は絶縁分離層200により画素間が絶縁分離されているから、解像度の劣化、混色が生じない。しかもフォトダイオード2を構成するi層22は不純物をドーピングしない非晶質のSiH、GeSiHにより形成されているから、抵抗率が低く、キャリア移動度が大きく、トラップ密度が小さいので、感度低下、残像の増加などの欠点がない。

第3図に、本発明を適用した固体撮像装置のさらに他の実施例が、MOS走査回路基板1を省略して示されている。

この実施例においては、シールド層28とシールド層28の下部の透明電極層28および光導電層の表面側の一部をトレンチ構造とからなり、p層20を画素ごとに分離している。p層20、i層22には第1図の実施例と同様に画素間の絶縁分離のためのSiO₂、Si₃N₄などからなる絶縁分離層200が形成されている。したがってp層20、i層22に発生した光電荷はトレンチ構造および絶縁分離層200により、隣接する画素のp層20、i層22に移動する

1 2

電力密度0.01～0.1 W/cm²で行う。

スパッタ法による場合にはSiまたはGe-SiのターゲットをAr-H₂ガスにより放電させてスパッタによりMOS走査回路基板1上にi層22を形成する。

いずれの方法による場合にもMOS走査回路基板1の基板温度は150～300℃とし、i層22の厚さは例えば0.5～2.0 μmとする。

このようにMOS走査回路基板1および下地電極24上にi層22を形成した後、同様にグロー放電分解法またはスパッタ法によりi層22上にp層20を形成する。グロー放電分解法による場合には、SiH₄、GeH₄ガスおよびp層20とするためのドーピングガスとしてB₂H₆ガスをAC放電または高周波放電により分解し、分解したガス雰囲気によりi層22上に気相成長させてp層20を形成する。この場合にも例えば平行平板容置結合型のグロー放電分解装置を用い、圧力0.1～1.0 Torr、単位電極面積当りの電力密度0.01～0.1 W/cm²で行う。

また、p層20を α -GeSiHとする場合には、 SiH_4 ガスと GeH_4 ガスのガス流量比 $\text{GeH}_4/\text{SiH}_4 + \text{GeH}_4$ を0.05~0.5とすればよい。

スパッタ法による場合にはi層の形成と同様に、SiまたはGe-SiのターゲットをAr- H_2 ガスにより放電させてスパッタによりi層22上にp層20を形成する。p層20の厚さは例えば100~1000Åとする。

このようにi層22、p層20を積層してなる第4図(a)に示すようなものに、第4図(b)に示すようなフォトレジスト210を載せ、画素間の分離すべき部分に、酸素Oまたは窒素Nなどの原子を加速電圧30~200KeVでドーズ量が $10^{13} \sim 10^{18}/\text{cm}^2$ となるようにイオン注入する。

次にフォトレジスト210を剥離し、 H_2 および/または H_2 ガス中で200~350℃、30分~1時間程度加熱処理する。この加熱処理に代えて H_2 プラズマ雰囲気と同様の加熱処理を行ってもよいし、またはイオンを打ち込んだ部分のみをレーザービームあるいは電子ビームによりアニールしてもよい。

15

様に加熱処理を行って SiO_2 、 Si_3N_4 などの絶縁分離層200を形成し、その後、前記と同様に透明電極層28、シールド層28を形成してトレンチ型の固体撮像装置が得られる。

なお、絶縁分離層としては、要はその領域の抵抗率が高く、少数キャリアの寿命が短ければよいのであるから、イオン注入によるダメージ、注入イオンによるバンド構造の変化などが利用できるから、前述のO、Nのみでなく、他のイオンたとえばB、Arなど各種のイオンを用いることもできる。

また、本発明は非晶質シリコンを用いた積層型固体撮像装置について詳述したが、非晶質シリコンを用いた半導体装置における電気的絶縁分離としても広く応用され得るものであり、非晶質シリコンによるラインセンサ、CCD、TFP(薄膜トランジスタ)、太陽電池、フォトリセプタ等の光電変換装置あるいは半導体装置の電気的絶縁としても有効であることは明らかである。

効果

17

このような熱処理により、打ち込まれたO、Nなどのイオンが非晶質のシリコンと化合して SiO_2 、 Si_3N_4 などの絶縁分離層200が形成される。その後、第4図(c)に示すようにITO、 In_2O_3 、 SnO_2 などにより透明電極層28を形成し、さらにAl、Al-Si-Cu、Al-Si、Cr、Ti、Mo、Wなどの金属によりシールド層28を形成することにより、第1図に示す固体撮像装置が製造される。

第3図に示すトレンチ型の固体撮像装置を製造する場合には、非晶質の半導体層を積層した後、第4図(b)に示すようなフォトレジスト210を載せ、画素間の絶縁分離層200を形成する部分に深さ0.1~1.5 μm の溝をプラズマエッチングまたはRIE(リアクティブ、イオン、エッチング)などにより形成し、その後この溝の部分に前記と同様に酸素Oまたは窒素Nなどの原子を加速電圧30~200KeVでドーズ量が $10^{13} \sim 10^{18}/\text{cm}^2$ となるようにイオン注入する。

さらにフォトレジスト210を剥離し、前記と同

16

本発明によれば、光吸収係数が大きい非晶質の薄い半導体層は絶縁分離層により画素間が絶縁分離されているから、微細画素においても解像度の劣化、混色が生じない。また、不純物をドーブしないi層を含んでいるからキャリア移動度が大きく、トラップ密度が小さいため、感度低下、残像の増加などの欠点も生じず、大きい開口率も利用できるから高感度高解像度が可能である。さらに、絶縁分離層は非晶質の半導体層にN、Oなどの原子をイオン注入し、加熱処理を行うことによって形成できるから製造が容易である。

4. 図面の簡単な説明

第1図は本発明による固体撮像装置の一実施例の断面構造を概念的に示す断面図。

第2図は本発明による固体撮像装置の他の実施例の断面構造を概念的に示す一部省略断面図。

第3図は本発明による固体撮像装置のさらに他の実施例の断面構造を概念的に示す一部省略断面図。

第4図は第1図の実施例の製造工程を示す断面

18

図である。

主要部分の符号の説明

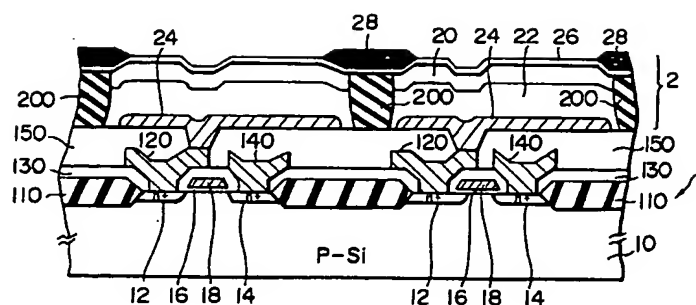
- 1 . . . MOS 走査回路基板
 2 . . . フォトダイオード
 20 . . . p 層
 22 . . . i 層
 24 . . . 下地電極
 26 . . . 透明電極層
 200 . . . 絶縁分離層

特許出願人 富士写真フイルム株式会社

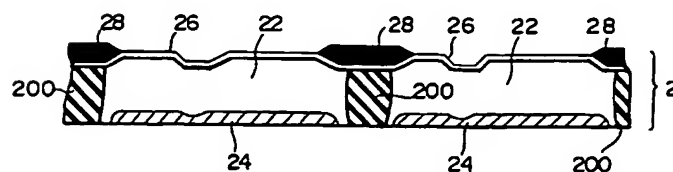
代理人 香取 孝雄
 丸山 隆夫

19

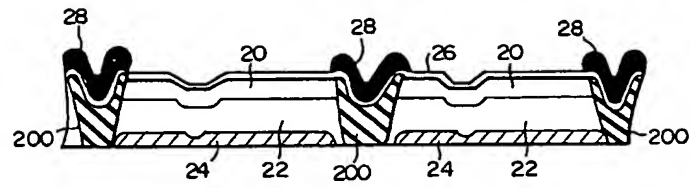
第 1 図



第 2 図

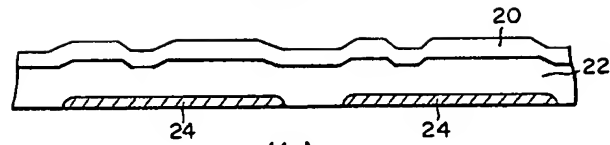


第 3 圖

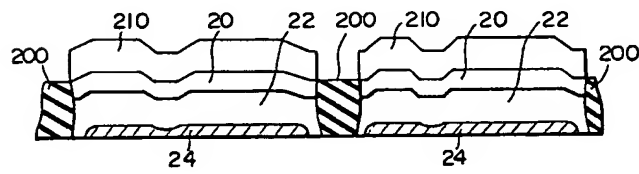


第 4 圖

(a)



(b)



(c)

